

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-186287

(43)Date of publication of application : 16.07.1996

(51)Int.Cl.

H01L 33/00

(21)Application number : 06-328337

(71)Applicant : ROHM CO LTD

(22)Date of filing :

28.12.1994

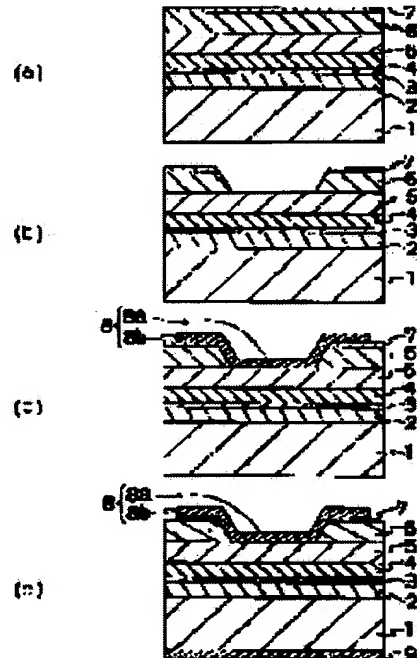
(72)Inventor : MUSHIGAMI MASAHIRO

(54) SEMICONDUCTOR LIGHT-EMITTING DIODE

(57)Abstract:

PURPOSE: To obtain a semiconductor light-emitting diode whose light takeout efficiency and brightness are enhanced by a method wherein a current distribution from a surface electrode up to a light-emitting region is improved and the optical path of light advancing to the transverse direction is shortened.

CONSTITUTION: In a light-emitting diode which is formed on a semiconductor substrate 1, a high-resistance layer 5 is formed on a light-emitting region layer, a low-resistance layer 6 is then formed on it in such a way that a part of the surface is exposed, an electrode 8 on the light-emitting surface side is formed over the surface of both resistance layers, and a semiconductor layer under the surface of a semiconductor layer which is sandwiched between adjacent sets of a plurality of parts 8b, for current supply, which are extended from a part 8a for bonding in the center of the electrode 8 is cut down to the substrate.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-186287

(43) 公開日 平成8年(1996)7月16日

(51) Int.Cl.⁶

H 0 1 L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

A

E

審査請求 未請求 請求項の数 9 O L (全 7 頁)

(21) 出願番号 特願平6-328337

(22) 出願日 平成6年(1994)12月28日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 虫上 雅人

京都市右京区西院溝崎町21番地 ローム株式会社内

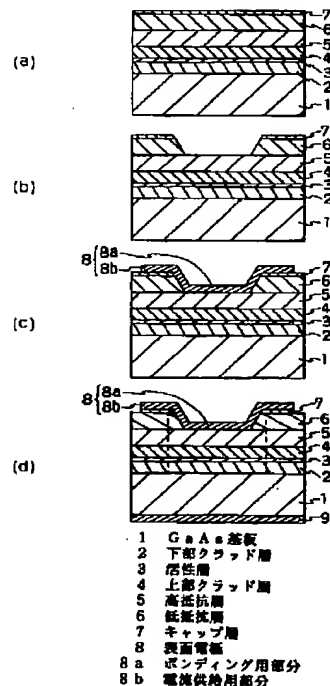
(74) 代理人 弁理士 河村 洸 (外2名)

(54) 【発明の名称】 半導体発光ダイオード

(57) 【要約】

【目的】 半導体発光ダイオードにおいて、表面電極から発光領域に至る電流分布の改善および発生して横方向に進む光の光路の短縮により、光取出し効率および輝度の向上をはかる。

【構成】 半導体基板1上に形成される発光ダイオードにおいて、発光領域層の上に高抵抗層5が、さらにその上にその表面を一部露呈したまま低抵抗層6が、順次形成され、これら両抵抗層の表面に渡って発光表面側の電極8が形成され、さらに、その電極8において中心のボンディング用部分8aから延びる複数の電流供給用部分8bの隣合う組に挟まれる半導体層表面下の半導体層が、基板表面にいたるまで切欠かれている。



【特許請求の範囲】

【請求項1】 半導体基板と、該基板上に積層される複数の半導体層と、さらにその上に形成される表面電極とからなり、前記複数の半導体層のうちの所定の1つが活性層であって、該活性層の下方に位置する半導体層もしくは基板がすべて第1導電型で、該活性層の上方に位置する半導体層がすべて第2導電型であり、かつ、前記表面電極は、ボンディング用部分と、該ボンディング用部分の周囲の一部に接続し、その外側方向に延びる複数の電流供給用部分とからなり、該複数の電流供給用部分のうちの隣り合う2つに挟まれる半導体層表面領域の少くとも1つについて、その領域直下の前記活性層を少くとも含む半導体層が、異なる2つ以上の方向で外部に面する側面を有する半導体発光ダイオード。

【請求項2】 前記複数の半導体層は、比較的電気抵抗の高い半導体からなる高抵抗層と、該高抵抗層の一部表面を除いてその上に形成され、比較的電気抵抗の低い半導体からなる低抵抗層とを含んでおり、前記表面電極のボンディング用部分は、前記高抵抗層上の前記低抵抗層の形成されない部分上に設けられ、かつ、前記表面電極の電流供給用部分は、少くともその一部が前記低抵抗層上に設けられてなる請求項1記載の半導体発光ダイオード。

【請求項3】 前記活性層が、その層を構成する半導体の禁止帯幅より広い禁止帯幅を有する半導体からなる、上下2つのクラッド層のあいだに、それらと接触して設けられている請求項1または2記載の半導体発光ダイオード。

【請求項4】 前記活性層および上下2つのクラッド層が、分離閉じ込めヘテロ構造を構成する請求項3記載の半導体発光ダイオード。

【請求項5】 前記活性層およびクラッド層が、Al、Ga、Asを含む化合物半導体からなる請求項3または4記載の半導体発光ダイオード。

【請求項6】 前記活性層およびクラッド層が、Al、Ga、In、Pを含む化合物半導体からなる請求項3または4記載の半導体発光ダイオード。

【請求項7】 前記活性層およびクラッド層が、Zn、Mg、Se、Sを含む化合物半導体からなる請求項3または4記載の半導体発光ダイオード。

【請求項8】 前記表面電極のボンディング用部分は、前記高抵抗層とショットキー接合する請求項2、3、4、5、6または7記載の半導体発光ダイオード。

【請求項9】 前記表面電極のボンディング用部分の下面に絶縁体層をさらに有してなる請求項1、2、3、4、5、6または7記載の半導体発光ダイオード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は発光効率を向上させた半導体発光ダイオードに関する。さらに詳しくは、半導体

層の表面からのみならず、横方向からの光の取出し効率を高め、発光効率を向上させた化合物半導体発光ダイオードに関する。

【0002】

【従来の技術】 発光ダイオード（以下、LEDという）の中でもとくにダブルヘテロ接合の化合物半導体を用いたものは高輝度であり、発光素子として注目されている。また、信号機や自動車のテールランプに用いられるなどその需要も拡大している。このようなLEDにおいて、さらに発光効率を高めるために、素子内部において、発光部と電極との相対的位置関係を調整して、外部への有効な光取出しを実現した例が、たとえば、特開平4-229665号公報に記載されている。これを図5を参照しながら簡単に説明する。ダブルヘテロ接合の化合物半導体からなる発光ダイオードにおいて、発光表面側の電極29と上部クラッド層24とのあいだの、該電極29の直下に電流阻止層26が設けられている。この構造により、電極29と30とのあいだに形成される電流路は、電極29を出て下方に向かいながら電流拡散層27中を横に広がって電流阻止層26を避けて活性層23に至る。すなわち、この構造においては、上下クラッド層22、24およびこれらに挟まれた活性層23からなる発光領域層のうち電流が通過する部分で発生する光が上方に向かっても、その真上に金属膜で形成される電極29が位置していないため、これによって光が遮られるという無駄が起こらない。電極29の真下ではなく、それより外側に拡がって流れる電流によって前記発光領域層で発生する光は取出し効率が高く、輝度の向上をはかることができる。

【0003】 また、この様なLEDが個々のチップ状にされて単独で用いられるとき、それは、たとえば、図4に示されるように、載置台11上の凹面内に搭載されるが、その凹面は光の反射面とされる。この構造によって、内部で発生して側面からチップ外へと取り出される光も、反射によって、そのチップの表面から放出される光と方向が揃えられて光路12となって使用に供されている。

【0004】

【発明が解決しようとする課題】 このような従来の半導体発光ダイオードにおいては、（1）電流阻止層26をエッチングする工程が途中で挟まるため、連続エピタキシャル成長工程が1工程余分に必要となり、（2）電流分布の広がりを確保するために、電極29の大きさに比してある一定値以上に電流拡散層27を厚くする必要があり、いずれも、量産化、コストの低下、および製造時間の短縮を妨げる要因となる。また、このような半導体発光ダイオードがチップ状にされたときに、（3）その側面方向に進む光に対しては、減衰を少くするための考察がなされていない。とくに、MBE（分子線エピタキシ：Molecular Beam Epitaxy）法、MOVPE（有機金

属気相エピタキシ : Metal Organic Vapor Phase Epitaxy) 法などのエピタキシャル成長技術を用いると、厚い膜の成長に時間が多くかかるため、コストアップとなり、活性層、クラッド層を含む半導体層の厚さも、ある程度薄くならざるをえない。その分、横方向に進む光が主には基板に入り込んでこれに吸収されてしまう確率が高くなる。

【0005】本発明は、チップの表面部における光の取出し効率を高めるために、発光部における電流分布を考慮した半導体発光ダイオードにおいて、エピタキシャル成長工程を、途中で他の工程で遮ることなく、しかも、さほど厚くない成長層によっても、電流拡散が十分に行われるとともに、発生した光のうち、とくに横方向に進むものについても、その光路を短くして光の損失の少ない構造をえ、これにより発光効率の高い半導体発光ダイオードを提供することを目的とする。

【0006】

【課題を解決するための手段】本発明による半導体発光ダイオードは、その発光表面側の電極が、ワイヤボンディング用の部分と、電流供給用の部分に別れている。その電流供給用の部分は、比較的抵抗の低い電流拡散用半導体層とオーミックに接続しており、その下に、発光領域に通じる電流路を形成するが、ワイヤボンディングのために広い面積を確保する必要がなく、また、その形状の制限を受けるものでもないもので、実質的に光取出しを妨げることのないものとする事ができる。さらには、その電流供給用の部分の下に位置するすべての発光領域から外部に至る距離をある一定値以下に抑え、側方から取り出される光も損失され難い構造を提供する。

【0007】また、その電極のワイヤボンディング用の部分は、好ましくは、その下の半導体層と電気的に導通しないように、ショットキー接合または絶縁膜を介した接合によって半導体基板上に機械的に支えられており、その直下にできるだけ電流路を形成しないものとされる。

【0008】すなわち、本発明による半導体発光ダイオードは、半導体基板と、該基板上に順次積層され、途中に活性層を含む複数の半導体層と、さらにその上に形成される表面電極とからなり、該活性層の下方の半導体層もしくは基板がすべて第1導電型で、該活性層の上方の半導体層がすべて第2導電型であり、かつ、前記表面電極は、ボンディング用部分と、該ボンディング用部分の周囲の一部に接続する複数の電流供給用部分とからなり、それらの電流供給用部分のうちの隣り合う2つに挟まれる半導体層の表面領域下の、前記活性層を少なくとも含む半導体層が、異なる2つ以上の方向で外部に面する側面を有するものである。

【0009】ここに第1導電型または第2導電型とは、n型またはp型の一方を第1導電型とするとき、他方のp型またはn型が第2導電型であることを意味する。

【0010】また、前記ボンディング用部分ではできる限りその直下の半導体層とは導通しないのが好ましいが、そのための構造として、前記複数の半導体層は、比較的電気抵抗の高い半導体からなる高抵抗層と、該高抵抗層の一部表面を除いてその上に形成され、比較的電気抵抗の低い半導体からなる低抵抗層とをその表面部に含んでおり、前記表面電極が、前記高抵抗層および低抵抗層の両表面上に渡ってそれらの上に形成されて、ボンディング用部分と電流供給用部分の半導体層表面との電気的接続状態を異なるものとするのが好ましい。

【0011】さらに、本発明の半導体発光ダイオードは、その活性層が、その層を構成する半導体の禁止帯幅より広い禁止帯幅を有する半導体からなる、上下2つのクラッド層のあいだに、それらと接触して設けられる、いわば、ダブルヘテロ構造であることが好ましい。また、それらは、分離閉じ込めヘテロ構造 (SCH: Separate Confinement Heterostructure) を構成するものであってもよい。

【0012】このような活性層およびクラッド層を構成するために、Al、Ga、Asを含む化合物半導体、Al、Ga、In、Pを含む化合物半導体またはZn、Mg、Se、Sを含む化合物半導体を用いられるのが好ましい。

【0013】なお、本発明の半導体発光ダイオードの表面電極は、その電流供給用部分の少くとも一部において、この低抵抗層と電気的に導通するオーミック接触を有し、また、そのボンディング用部分は、前記高抵抗層とショットキー接合するのが、必要な発光領域のみに電流を流すための簡単な構造をうるのに好ましい。ただし、この表面電極のボンディング用部分については、その下面に、さらに絶縁体層が設けられていて、前記高抵抗層と確実に絶縁されるものとしてもよい。

【0014】

【作用】本発明による半導体発光ダイオードは、その光取出し面の電極が、その下の半導体層と完全には電気的に導通しないように構成されるワイヤボンディング用の部分と、低抵抗の電流拡散用半導体層とオーミックに接触する電流供給用の部分とに別れていて、発光領域に至る電流路が、ワイヤボンディング用の電極に覆われない部分の半導体基板表面下に効率よく広がり、それにより発生する光は、その直上で電極に遮られることなく、表面上から有効に取り出されるように設計された単独のチップであって、さらには、その発生場所から側面に向かって進行する光も、そのチップ内の光路が短いため、減衰がほとんど起こらないまま取り出される。これにより、活性層やクラッド層などの、光の発生に直接係わる領域の厚さを充分にとらなくても高い発光効率を維持できる。

【0015】また、本発明の構造は、部分的なエピタキシャル成長層を設ける必要がないため、エピタキシャル

10

20

30

40

50

成長工程は、通常の半導体発光ダイオードを製造するためのものと同じ1回で、しかも、電流拡散用半導体層をさほど厚くない成長層によってえられ、量産性を高めることができる。

【0016】

【実施例】

実施例1

つぎに、本発明の半導体発光ダイオードの詳細を図示の実施例によって説明する。図1(a)～(d)は、本発明の半導体発光ダイオードの一実施例の製造工程を示す平面説明図、図2(a)～(d)は、図1(a)～

(d)のそれぞれに対応する断面説明図である。これら図1および図2において、(a)の工程では、たとえばn型である第1導電型のGaAs基板1の表面に、n型 $Al_xGa_{1-x}As$ ($0.5 \leq x \leq 0.8$) クラッド層2 (たとえば、 $x=0.75$ 、キャリア濃度 $5 \times 10^{17}/cm^3$ 、厚さ $2 \mu m$ 、Siドープ)、ノンドープの $Al_yGa_{1-y}As$ ($0 \leq y \leq 0.7$ 、 $y < x$) 活性層3 (たとえば、 $y=0.5$ 、厚さ $0.2 \mu m$ 、 $y=0.35$ 、厚さ $0.1 \mu m$ 、 $y=0.5$ 、厚さ $0.2 \mu m$ の各々を順次3層に重ね合わせてSCH構造とする)、たとえばp型である第2導電型の $Al_xGa_{1-x}As$ クラッド層4 (たとえば、 $x=0.75$ 、キャリア濃度 $5 \times 10^{17}/cm^3$ 、厚さ $2 \mu m$ 、Beドープ)、不純物濃度が $1 \times 10^{16} \sim 5 \times 10^{17}/cm^3$ (比抵抗が $6.25 \Omega \cdot cm \sim 0.125 \Omega \cdot cm$) のp型 $Al_zGa_{1-z}As$ ($0.5 \leq z \leq 0.8$) 高抵抗層5 (たとえば、 $z=0.7$ 、キャリア濃度 $3 \times 10^{17}/cm^3$ 、厚さ $3 \mu m$ 、Beドープ)、不純物濃度が $1 \times 10^{18} \sim 1 \times 10^{19}/cm^3$ (比抵抗が $0.0625 \Omega \cdot cm \sim 0.0125 \Omega \cdot cm$) のp型 $Al_zGa_{1-z}As$ 低抵抗層6 (たとえば、 $z=0.7$ 、キャリア濃度 $5 \times 10^{18}/cm^3$ 、厚さ $3 \mu m$ 、Beドープ)、不純物濃度が $5 \times 10^{18} \sim 5 \times 10^{19}/cm^3$ (比抵抗が $0.0125 \Omega \cdot cm \sim 0.0025 \Omega \cdot cm$) のp型GaAs キャップ層7 (たとえば、キャリア濃度 $2 \times 10^{19}/cm^3$ 、厚さ $0.3 \mu m$ 、Beドープ) の各層を、順次、MBE法またはMOVPE (有機金属気相エピタキシ: Metal Organic Vapor Phase Epitaxy) 法で成長する。

【0017】つぎに、(b)の工程では、ボンディングメタルの取り付けられる位置に、穴をエッチングで形成する。このエッチングは通常のホトリソグラフィ工程により、ホトレジストをマスクとして、たとえば H_2SO_4 系エッチング液で、p型GaAs キャップ層7、p型 $Al_zGa_{1-z}As$ 低抵抗層6の一部をそれぞれエッチング除去し、p型 $Al_zGa_{1-z}As$ 高抵抗層5の表面が露出するようにする。穴の大きさは、ワイヤボンディングできる大きさで通常 $50 \sim 200 \mu m \phi$ (たとえば、 $150 \mu m \phi$) とする。

【0018】つぎに、(c)の工程では、この穴の中お

よびキャップ層7上に図1(c)に示すように、たとえばAuからなる電極8を付着させる。この電極は、 $40 \sim 180 \mu m \phi$ (たとえば $120 \mu m \phi$) の円形ボンディング用部分8aを中心に、 $10 \sim 80 \mu m$ 幅の棒状の電流供給用部分8bを放射状に備えた形状とする。

【0019】最後に(d)の工程では、このAu電極をマスクとして最表面のp型GaAs キャップ層7を除去し、この層によって光吸収が行われないようにし、裏面には、たとえば、Au/Ge/Niからなる電極9を付着する。また、棒状の電流供給用部分8bによって挟まれる半導体層表面部の一部領域下の半導体層2～6を、エッチングなどにより取り除き、個々の素子にチップ化する。

【0020】こうして形成された本発明の半導体発光ダイオードチップの斜視図を図3に示す。電極8の各電流供給用部分8b下に位置する半導体層のそれぞれが、円形ボンディング用部分8aの下の半導体層部分に対して半島状に突き出ている。

【0021】この実施例では、クラッド層4上に高抵抗層5と低抵抗層6が設けられ、電極8のボンディング用部分8aは低抵抗層6が除去されて露出した高抵抗層5上に設けられ、棒状の電流供給用部分8bは低抵抗層6上にキャップ層7 (後述するように電極金属によってはキャップ層7は不用) を介して設けられている。高抵抗層5は電極8のボンディング用部分8aとの接触が非オーミック接触になるようにするもので、電極用金属にもよるがAu、Ti、Ptなどを用いるばあいには不純物濃度が $1 \times 10^{16} \sim 5 \times 10^{17}/cm^3$ (比抵抗 $6.25 \Omega \cdot cm \sim 0.125 \Omega \cdot cm$) 程度、Au-Be合金、Au-Zn合金などを用いるばあいには不純物濃度が $1 \times 10^{16} \sim 1 \times 10^{17}/cm^3$ (比抵抗 $6.25 \Omega \cdot cm \sim 0.625 \Omega \cdot cm$) 程度であることが好ましい。厚さとしては余り厚くなると発光部までの抵抗分が大きくなって順方向電圧が大きくなるため、 $1 \sim 10 \mu m$ 程度であることが好ましい。また低抵抗層6は電流を拡散する層であるが、棒状の電流供給用部分8bが発光領域上に延びているため、比較的拡散し易く、従来の $5 \sim 20 \mu m$ に対し $1 \sim 5 \mu m$ 程度に薄くすることができる。

【0022】以上の例では、キャップ層7上のAu電極8bは、キャップ層7中のキャリア濃度が高いためノンアロイオーミックコンタクト (合金化しなくてもAuだけでオーミックコンタクトが取れる) とすることができ、また、高抵抗層5上のAu電極8aは、比抵抗が $6.25 \Omega \cdot cm \sim 0.125 \Omega \cdot cm$ 程度の高抵抗層5中のキャリア濃度が低いため、ショットキー接合となって電流が流れない。そのため、電極に印加される電圧により流れる電流は専ら棒状の電流供給用部分8bから流れ、ボンディング用部分8aの下には余り電流が流れず、極めて容易に本発明を実現する素子を作ることが可

能である。しかし、電極8aと高抵抗層5との絶縁性を高めるため、上記(b)の工程のあと、この工程で形成した穴の底面に、Si₃N₄、Al₂O₃などからなる絶縁膜を形成しても差し支えない。このような絶縁膜を介することにより、高抵抗層5の不純物濃度と電極用金属との関係を考慮しなくても、ボンディング用部分8aからの電流を完全に遮断することができる。また、前記電極としてAu-Be合金を用いれば、不純物濃度がキャップ層7より低い低抵抗層6ともオーミックコンタクトがえられるため、キャップ層7を設けずに直接アロイオーミックコンタクトを形成してもよい。

【0023】実施例2

実施例2として、実施例1と半導体の組成の異なるものをあげる。構成要素となる各半導体層の形状は図1および図2と同じであり、対応する部分に同じ番号を記し、工程(a)のみを記載する。なお各層の不純物濃度および厚さは実施例1と同じである。すなわち、実施例2における工程(a)は、n型GaAs基板1の表面に、たとえばn型Al_sGa_{1-s}InP(0.4 ≤ s ≤ 1.0)クラッド層2(たとえば、s = 1.0、キャリア濃度5 × 10¹⁷/cm³、厚さ2 μm、Seドープ)、ノンドープのAl_tGa_{1-t}InP(0 ≤ t ≤ 0.6、t < s)活性層3(たとえば、t = 0.5、厚さ0.2 μm、t = 0.2、厚さ0.1 μm、t = 0.5、厚さ0.2 μmの各々を順次3層に重ね合わせてSCH構造とする)、p型Al_sGa_{1-s}InPクラッド層4(たとえば、s = 1.0、キャリア濃度5 × 10¹⁷/cm³、厚さ1 μm、Beドープ)、p型Al_uGa_{1-u}As(0.5 ≤ u ≤ 0.8)高抵抗層5(たとえば、u = 0.7、キャリア濃度5 × 10¹⁷/cm³、厚さ3 μm、Beドープ)、p型Al_uGa_{1-u}As低抵抗層6(たとえば、u = 0.7、キャリア濃度5 × 10¹⁸/cm³、厚さ3 μm、Beドープ)、p型GaAsキャップ層7(たとえば、キャリア濃度2 × 10¹⁹/cm³、厚さ0.3 μm、Beドープ)の各層を、順次、MOVPE法で成長する。

【0024】について、実施例1と同じ製造工程にしたがって、これと同一形状で半導体組成の異なる発光ダイオードをうる。

【0025】なお、本発明は、上述した実施例に限定されるものではない。電極の形状、各半導体層の厚さ、組成などは、当業者が適宜設計できるものである。たとえば、半導体層の導電型はpとnが前記各実施例のものと逆であってもよい。また、電極の形状についても、電流供給用の部分が4つではなくそれ以上またはそれ以下であってもよいし、その形状も棒状のものに限定される必要はない。その間にはさまれる半導体層部分の切り欠きについてもその形状は適宜設計できるものであり、活性

層を含んでいさえすれば、すべての層を切り欠く必要もない。また、電極のボンディング用部分8aの下に絶縁膜を有するばあいは、上記実施例で高抵抗層とされる半導体層が必ずしも高抵抗となる必要はなく、その層およびその上部に位置する低抵抗層を形成する上での設計自由度が広がる。さらに、本発明の本質は、光取出しを有効にする構造であって、活性層部や発光領域の層構造ではない。すなわち、本発明は、前記各実施例のSCH構造を有するLEDに限定されるものではなく、一般的なダブルヘテロ構造、シングルヘテロ構造やホモ接合構造のLEDにも同様に適用できる。

【0026】

【発明の効果】以上のように、本発明によれば、主に電極による光路の妨げを防いで表面からの光の取出し効率を高めた半導体発光ダイオードにおいて、横方向から取り出される光の損失も低下させ、発光効率および輝度をさらに高めた構造がえられる。また、電流拡散層の、電極から遠い部分への電流路に制限が加えられるため、電流密度も低下せず、低電流、低電圧でも高い輝度、発光効率が維持される。本発明による半導体発光ダイオードは、連続エピタキシャル成長工程については1回で形成することができるとともに、発光効率の向上によってチップを構成する各エピタキシャル成長層をより薄く設計できるため、少ない工程数、短時間での製造を可能とし、量産に適し、コストダウンにも寄与する。

【図面の簡単な説明】

【図1】本発明の半導体発光ダイオードの実施例1の製造工程を示す平面説明図である。

【図2】本発明の半導体発光ダイオードの実施例1の製造工程を示す断面説明図である。

【図3】本発明の半導体発光ダイオードの実施例1の斜視説明図である。

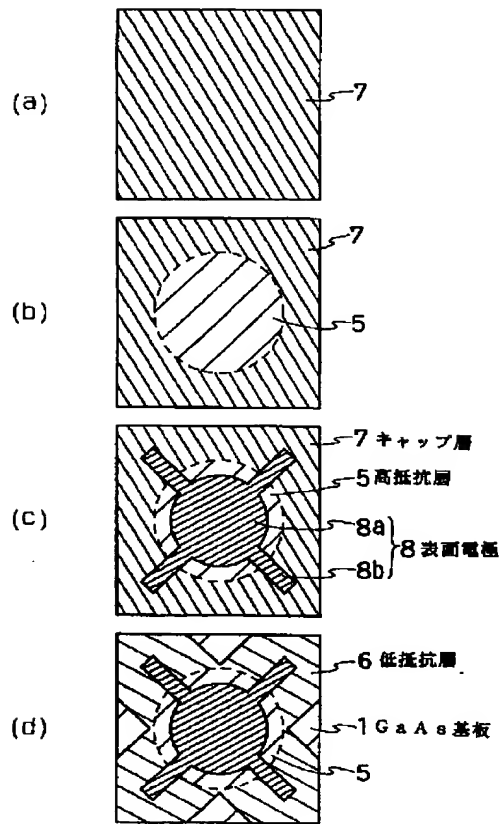
【図4】発光ダイオードを載置台に搭載したときの光路についての説明図である。

【図5】従来の半導体ダイオードの概略構造を示す断面説明図である。

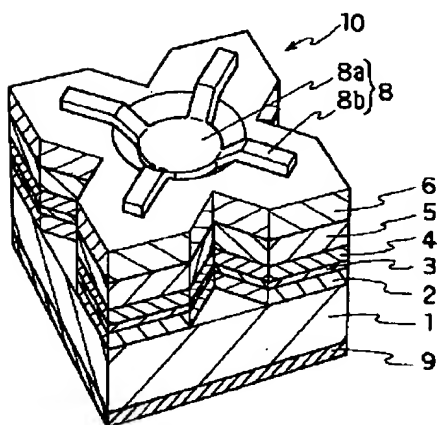
【符号の説明】

- 1 GaAs基板
- 2 下部クラッド層
- 3 活性層
- 4 上部クラッド層
- 5 高抵抗層
- 6 低抵抗層
- 7 キャップ層
- 8 表面電極
- 8a ボンディング用部分
- 8b 電流供給用部分

【図1】

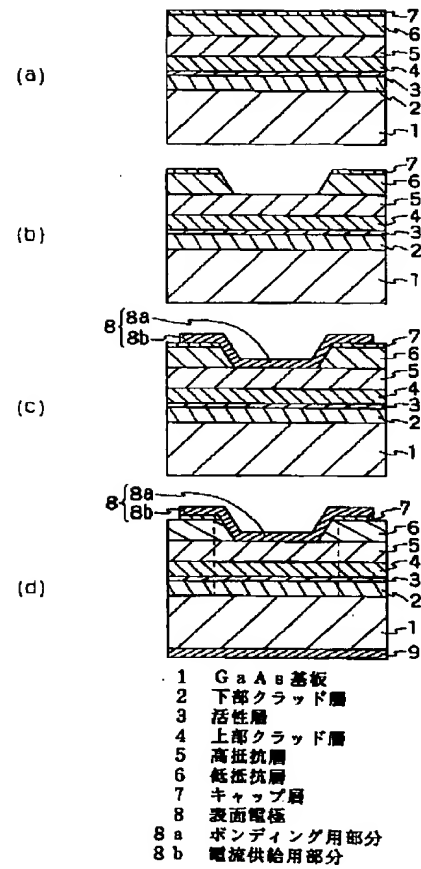


【図3】

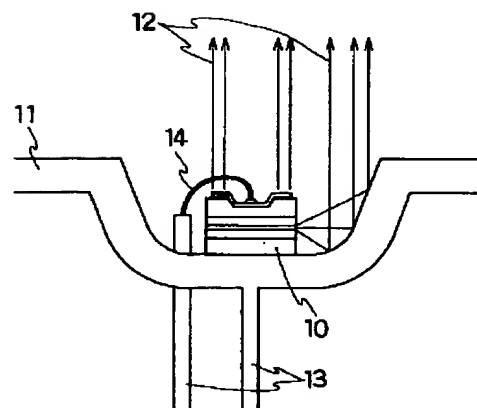


- 1 GaAs基板
- 2 下部クラッド層
- 3 活性層
- 4 上部クラッド層
- 5 高抵抗層
- 6 低抵抗層
- 8 表面電極
- 8a ボンディング用部分
- 8b 電流供給用部分

【図2】



【図4】



【図5】

